

I. Osnovna struktura računarskog sistema

I.1. Tipovi računara.

I.2. Funkcionalne jedinice kod računarskog sistema. Ulazna jedinica.

I.3. Funkcionalne jedinice kod računarskog sistema. Memorijska jedinica.

I.4. Funkcionalne jedinice kod računarskog sistema. Aritmetičko-logička jedinica.

I.5. Funkcionalne jedinice kod računarskog sistema. Izlazna jedinica.

I.6. Funkcionalne jedinice kod računarskog sistema. Kontrolna jedinica.

I.7. Osnovni koncepti operacija.

I.8. Strukture magistrala.

I.9. Softver.

I.10. Performanse računarskog sistema. Časovnik procesora.

I.11. Performanse računarskog sistema. Osnovna jednačina o performansama.

I.12. Performanse računarskog sistema. Protočnost i superskalarne operacije.
I.13. Performanse računarskog sistema. Brzina rada časovnika.
I.14. Performanse računarskog sistema. Skupovi instrukcija: CISC i RISC.
I.15. Performanse računarskog sistema. Kompajler.
I.16. Performanse računarskog sistema. Merenje performansi.
I.17. Multiprocesori i multiračunari.
I.18. Istorijska perspektiva razvoja računarstva. Prva generacija računara.
I.19. Istorijska perspektiva razvoja računarstva. Druga generacija računara.
I.20. Istorijska perspektiva razvoja računarstva. Treća generacija računara.
I.21. Istorijska perspektiva razvoja računarstva. Četvrta generacija računara.
I.22. Istorijska perspektiva razvoja računarstva. Razvoj posle četvrte generacija računara.
I.23. Istorijska perspektiva razvoja računarstva. Evolucija performansi.

II. Mašinske instrukcije i programi

II.1. Brojevi, aritmetičke operacije i znakovi.

II.2. Prekoračenje u aritmetici celih brojeva.

II.3. Znakovi.

II.4. Memorijske lokacije i adrese. Adresibilnost bajtova.

II.5. Memorijske lokacije i adrese. Big-endian i little-endian dodele.

II.6. Memorijske lokacije i adrese. Poravnanje na nivou reči.

II.7. Memorijske lokacije i adrese. Poravnanje na nivou reči.

II.8. Pristup brojevima, znacima i nizovima znakova.

II.9. Memorijske operacije.

II.10. Instrukcije. Notacija za transfer registara.

II.11. Instrukcije. Notacija asemblerskog jezika.

II.12.	Instrukcije. Osnovni tipovi instrukcija.
II.13.	Instrukcije. Izvršavanje instrukcija i direktne sekvence.
II.14.	Instrukcije. Grananje (skokovi).
II.15.	Instrukcije. Uslovni kodovi.
II.16.	Instrukcije. Generisanje memorijske adrese.
II.17.	Adresni modovi. Implementacija promenljivih i konstanti.
II.18.	Adresni modovi. Indirekcija i pokazivači.
II.19.	Adresni modovi. Indeksiranje i nizovi.
II.20.	Adresni modovi. Relativno adresiranje.
II.21.	Adresni modovi. Dodatni adresni modovi.
II.22.	Asemblerski jezik. Asemblerske direktive.
II.23.	Asemblerski jezik. Asembler i izvršavanje programa.

II.24.	Asemblerski jezik. Notacija za brojeve.
II.25.	Osnovne ulazno/izlazne operacije.
II.26.	Stekovi i redovi.
II.27.	Potprogrami. Ugnježdavanje potprograma i stek procesora.
II.28.	Potprogrami. Prosleđivanje parametara.
II.29.	Potprogrami. Stek okvir.
II.30.	Dodatne instrukcije. Logičke instrukcije.
II.31.	Dodatne instrukcije. Instrukcije pomeranja i rotacije.
II.32.	Dodatne instrukcije. Instrukcije množenja i deljenja.
II.33.	Primer programa. Skalarni proizvod vektora.
II.34.	Primer programa. Program za sortiranje bajtova.
II.35.	Primer programa. Povezane liste.

II.36. Enkodiranje mašinskih instrukcija.

III.ARM, Motorola i Intel skupovi instrukcija

III.1.	ARM – Struktura registara
III.2.	ARM – Instrukcije za pristup memoriji i adresni modovi
III.3.	ARM – Instrukcije za prenos između registara.
III.4.	ARM – Aritmetičke instrukcije.
III.5.	ARM – Logičke instrukcije.
III.6.	ARM – Instrukcije grananja i petlje.
III.7.	ARM – Asemblerske pseudoinstrukcije.
III.8.	ARM – Ulazno/izlazne operacije.
III.9.	ARM – Potprogrami.
III.10.	ARM primer programa. Skalarni proizvod vektora.
III.11.	ARM primer programa. Program za sortiranje bajtova.

III.12.	ARM primer programa. Povezane liste.
III.13.	68000 – Struktura registara.
III.14.	68000 – Adresiranje.
III.15.	68000 – Instrukcije.
III.16.	68000 – Asemblerski jezik.
III.17.	68000 – Instrukcije grananja i petlje.
III.18.	68000 – Ulazno/izlazne operacije.
III.19.	68000 – Stekovi i potprogrami.
III.20.	68000 – Logičke instrukcije.
III.21.	68000 primer programa. Skalarni proizvod vektora.
III.22.	68000 primer programa. Program za sortiranje bajtova.
III.23.	68000 primer programa. Povezane liste.

III.24.	IA32 – Struktura registara.
III.25.	IA32 – Adresni modovi.
III.26.	IA32 – Format mašinskih instrukcija..
III.27.	IA32 – Asemblerski jezik..
III.28.	IA32 – Uslovni skokovi.
III.29.	IA32 – Bezuslovni skokovi.
III.30.	IA32 – Logičke instrukcije i instrukcije pomeranja i rotacije.
III.31.	IA32 – U/I operacije. Memorijski mapiran U/I, izolovan U/I i blokovski transfer..
III.32.	IA32 – Potprogrami.
III.33.	IA32 – Instrukcije množenja i deljenja.
III.34.	IA32 – MMX instrukcije.
III.35.	IA32 – Vektorske (SIMD) instrukcije.

III.36.	IA32 primer programa. Skalarni proizvod vektora.
III.37.	IA32 primer programa. Program za sortiranje bajtova.
III.38.	IA32 primer programa. Povezane liste.

IV. Organizacija ulaza i izlaza

IV.1.	Pristup U/I uređajima.
IV.2.	Prekidi. Hardver za prekide.
IV.3.	Prekidi. Omogućavanje i onemogućavanje prekida.
IV.4.	Prekidi. Rukovanje sa većim brojem uređaja.
IV.5.	Prekidi. Kontrolisanje zahteva od uređaja.
IV.6.	Prekidi. Izuzetci.
IV.7.	Prekidi. Korišćenje prekida kod operativnih sistema.
IV.8.	Prekidi. Struktura prekida kod ARM.
IV.9.	Prekidi. Struktura prekida kod 68000.
IV.10.	Prekidi. Struktura prekida kod Pentium-a.
IV.11.	Direktan pristup memoriji. Arbitraža magistrale.

IV.12.	Magistrale. Sinhronizovana magistrala.
IV.13.	Magistrale. Asinhrona magistrala.
IV.14.	Magistrale. Razmatranje magistrala.
IV.15.	Elektronska kola interfejsa. Paralelni port.
IV.16.	Elektronska kola interfejsa. Serijski port.
IV.17.	Standardni U/I interfejsi. PCI magistrala.
IV.18.	Standardni U/I interfejsi. SCSI magistrala.
IV.19.	Standardni U/I interfejsi. USB.

V. Memorijski sistem

V.1. Osnovni pojmovi.

V.2. Poluprovodnički RAM. Unutrašnja organizacija memorijskih čipova.

V.3. Poluprovodnički RAM. Statička memorija.

V.4. Poluprovodnički RAM. Asinhroni DRAM.

V.5. Poluprovodnički RAM. Sinhroni DRAM.

V.6. Poluprovodnički RAM. Struktura većih memorija.

V.7. Poluprovodnički RAM. Razmatranja koja se odnose na memorijski sistem.

V.8. Memorije samo za čitanje. ROM.

V.9. Memorije samo za čitanje. PROM.

V.10. Memorije samo za čitanje. EPROM.

V.11. Memorije samo za čitanje. EEPROM.

V.12.	Memorije samo za čitanje. Fleš memorija.
V.13.	Brzina, veličina i cena..
V.14.	Keš memorija. Funkcije mapiranja.
V.15.	Keš memorija. Algoritmi zamene.
V.16.	Keš memorija. Primeri tehnika mapiranja.
V.17.	Keš memorija. Primeri keširanja kod komercijalnih procesora.
V.18.	Razmatranje performansi. Preplitanje.
V.19.	Razmatranje performansi. Nivo pogotka i kazna za promašaj.
V.20.	Razmatranje performansi. Keš implementiran na procesorskom čipu.
V.21.	Razmatranje performansi. Ostala poboljšanja keširanja.
V.22.	Virtualna memorija. Translacija adresa.
V.23.	Sekundarna memorija. Magnetni diskovi.

V.24. Sekundarna memorija. Optički diskovi.

V.25. Sekundarna memorija. Sistemi sa magnetnim trakama.

VI. Logička kola

VI.1. Osnovne logičke funkcije.

VI.2. Elektronska logička kola.

VI.3. Sinteza logičkih funkcija..

VI.4. Minimizacija logičkih izraza.

VI.5. Sinteza korišćenjem NAND i NOR logičkih kola.

VI.6. Praktična implementacija logičkih kola. CMOS kolo.

VI.7. Praktična implementacija logičkih kola. Kašnjenje pri širenju signala.

VI.8. Praktična implementacija logičkih kola. Baferi sa tri stanja.

VI.9. Praktična implementacija logičkih kola. Paketi integralnih kola.

VI.10. Flip-flopovi. Brava sa kapijom.

VI.11. Flip-flopovi. Flip-flop gospodar-sluga.

VI.12.	Flip-flopovi. Ivica-okidač.
VI.13.	Flip-flopovi. T flip-flop.
VI.14.	Flip-flopovi. JK flip-flop.
VI.15.	Flip-flopovi. Flip-flop sa postavljanjem i brisanjem.
VI.16.	Registri i registri sa pomeranjem.
VI.17.	Brojači.
VI.18.	Dekoderi.
VI.19.	Multiplekseri.

VII. Osnovna procesorska jedinica

VII.1.	Osnovni koncepti. Prenos između registara.
VII.2.	Osnovni koncepti. Izvršavanje aritmetičkih ili logičkih operacija.
VII.3.	Osnovni koncepti. Dohvatanje reči iz memorije.
VII.4.	Osnovni koncepti. Dohvatanje reči iz memorije.
VII.5.	Osnovni koncepti. Smeštanje reči u memoriju.
VII.6.	Izvršavanje kompletne instrukcije.
VII.7.	Izvršavanje kompletne instrukcije grananja.
VII.8.	Organizacija procesorske jedinice sa više magistrala,
VII.9.	Ožičena kontrola. Pregled rada procesora.
VII.10.	Mikroprogramska kontrola. Mikroinstrukcije.
VII.11.	Mikroprogramska kontrola. Sekvence kod mikroprograma.

VII.12.	Mikroprogramska kontrola. Adresiranje sa širokim grananjem.
VII.13.	Mikroprogramska kontrola. Mikroinstrukcije sa poljem za sledeću adresu.
VII.14.	Mikroprogramska kontrola. Pred-dohvatanje mikroinstrukcija.
VII.15.	Mikroprogramska kontrola. Emulacija.

VIII. Protočnost

VIII.1. Osnovni koncepti. Uloga keš memorije.

VIII.2. Osnovni koncepti. Performanse protočnosti.

VIII.3. Rizik podataka. Prosleđivanje operatora.

VIII.4. Rizik podataka. Rukovanje rizikom podataka u softveru.

VIII.5. Rizik podataka. Bočni efekti.

VIII.6. Rizik instrukcija. Bezuslovni skokovi.

VIII.7. Rizik instrukcija. Uslovni skokovi i predviđanja skoka.

VIII.8. Uticaj na skup instrukcija. Adresni modovi.

VIII.9.	Uticaj na skup instrukcija. Uslovni kodovi.
VIII.10.	Razmatranja o putu podataka i kontroli.
VIII.11.	Superskalarne operacije. Izvršavanja van redosleda.
VIII.12.	Superskalarne operacije. Okončavanje izvršavanja.